

MONOLITHIC MICROWAVE PHASE SHIFTER

Publication number: JP1202007

Publication date: 1989-08-15

Inventor: OZAKI JUICHI

Applicant: TOKYO SHIBAURA ELECTRIC CO

Classification:

- international: **H03H7/18; H03H7/20; H03H7/20; H03H7/00; (IPC1-7):**
H03H7/18

- European:

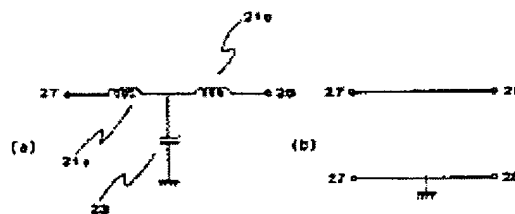
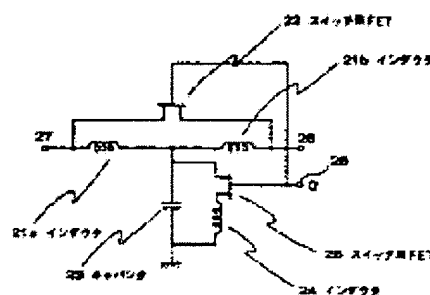
Application number: JP19880025627 19880208

Priority number(s): JP19880025627 19880208

Report a data error here

Abstract of JP1202007

PURPOSE:To obtain a chip size miniaturized monolithic microwave phase shifter by switching a switch element by one control signal to change a phase shifting variable.
CONSTITUTION:When a control signal Q supplied to a control terminal 26 is turned to '0', switching FETs 22, 24 are respectively turned off and the phase shifter is turned to a low-pass filter state to constitute the reference state of the phase shifter. When the control signal Q is turned to '1', the FETS 22, 24 are respectively turned on, inductors 21a, 21b are shorted by the FET 22 and the phase shifter is turned to an I/O short circuit by selecting the inductor 24 so as to be resonated in parallel with the capacitor 23 at a required frequency f_0 to constitute the phase shifting state of the phase shifter. Consequently, the phase shifter can be miniaturized and said control can be attained only by one control signal.



Data supplied from the esp@cenet database - Worldwide

⑫ 公開特許公報(A) 平1-202007

⑤ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)8月15日

H 03 H 7/18

E-7328-5 J

審査請求 未請求 請求項の数 2 (全5頁)

⑭ 発明の名称 モノリシックマイクロ波移相器

⑮ 特 願 昭63-25627

⑯ 出 願 昭63(1988)2月8日

⑰ 発 明 者 尾 崎 寿 一 神奈川県川崎市幸区小向東芝町1 株式会社東芝小向工場
内

⑱ 出 願 人 株 式 会 社 東 芝 神奈川県川崎市幸区堀川町72番地

⑲ 代 理 人 弁 理 士 則 近 憲 佑 外1名

明 細 書

1. 発明の名称

モノリシックマイクロ波移相器

2. 特許請求の範囲

(1) 直列接続し、一方を入力端、他方を出力端とした複数のインダクタと、前記入力端と出力端間に接続した第1のスイッチ素子と、前記インダクタのそれぞれの接続点と接地間に接続したキャパシタと、このキャパシタと並列接続し、前記キャパシタと共振する第2のインダクタ及びこの第2のインダクタと直列接続した第2のスイッチ素子とからなるインダクタ回路と、前記第1のスイッチ素子及び第2のスイッチ素子を同時に制御するコントロール信号を供給する制御端子とを具備するモノリシックマイクロ波移相器。

(2) 直列接続し、一方を入力端、他方を出力端とした複数のキャパシタと、前記入力端と出力端間に接続した第1のスイッチ素子と、前記キャパシタのそれぞれの接続点と接地間に接続したインダクタと、このインダクタと並列接続し、前記イ

ンダクタと共振する第2のキャパシタ及びこの第2のキャパシタと直列接続した第2のスイッチ素子とからなるキャパシタ回路と、前記第1のスイッチ素子及び第2のスイッチ素子を同時に制御するコントロール信号を供給する制御端子とを具備するモノリシックマイクロ波移相器。

3. 発明の詳細な説明

〔発明の目的〕

(産業上の利用分野)

本発明は、モノリシックマイクロ波移相器の回路方式に関する。

(従来技術)

近年マイクロ波固体回路では、GaAs等の半絶縁性基板上に入出力整合回路やFETなどの半導体素子を一体化するモノリシックマイクロ波集積回路(以下MMICと略す)技術が、装置の小形化、低価格化が実現できるため広く用いられる傾向にある。特にMMIC技術を用いた移相器は、フェーズド・アレイ・アンテナ等に広く用いられる装置の小形化が実現されている。

第7図及び第8図は、従来用いられているMMIC移相器の回路構成図である。第7図は、ローデッドライン形移相器を示しており、 $1/4$ 波長分布定数線路1の両端にそれぞれ整合用分布定数線路(2a, 2b)の一端が接続され、整合用分布定数線路(2a, 2b)の他端にはスイッチ用FET(3a, 3b)が接続されている。さらに $1/4$ 波長分布定数線路1の一端が入力端子4、他端が出力端子5に接続している。また、スイッチ用FET(2a, 2b)のゲートにはコントロール信号入力端子6が接続され、コントロール信号Qが供給される。

この移相器では、コントロール信号QによりFET(3a, 3b)を同時にオン状態とオフ状態に切換えて、入力信号の通過位相を変化させ所望の移相量を得ることができる。このようなローデッドライン形移相器は設計性が良くコントロール信号は一つで良い反面、MMICにした場合、 $1/4$ 波長の分布定数線路を用いているためにチップサイズが大きくなるという欠点があった。

ロ波移相器ではコントロール信号が1つである反面チップサイズが大きい、あるいはチップサイズが小さい反面、コントロール信号が2つ必要である等一長一短の感があった。

そこで本発明ではこのような欠点を除去し、小形かつ、コントロール信号が1つで良いモノリシックマイクロ波移相器を提供することを目的とする。

[発明の構成]

(課題を解決するための手段)

上記目的を達成するために本発明では、直列接続し、一方を入力端、他方を出力端とした複数のインダクタと、前記入力端と出力端間に接続した第1のスイッチ素子と、前記インダクタのそれぞれの接続点と接地間に接続したキャパシタと、このキャパシタと並列接続し、前記キャパシタと共振する第2のインダクタ及びこの第2のインダクタと直列接続した第2のスイッチ素子とからなるインダクタ回路と、前記第1のスイッチ素子及び第2のスイッチ素子を同時に制御するコントロ

ル信号を示しており、FET(11a~11f)を回路切換用のスイッチとして用いて、それぞれに極性の異なるコントロール信号(Q, \bar{Q})を供給し、インダクタ(12a, 12b)、キャパシタ13によるローパスフィルタとキャパシタ(14a, 14b)、インダクタ15によるハイパスフィルタを形成している。つまりコントロール信号Q及び \bar{Q} により移相回路をローパスフィルタとハイパスフィルタに切換え、このときの通過位相の差により所望の移相量を得るものである。

このようなローパス・ハイパス切換形では、設計性はローデッドライン形に比べ劣るものの集中定数素子を用いるためチップの小形化が可能である。しかし、極性の相異なる2つのコントロール信号が必要となり、MMIC周辺部がコントロール信号端子等で煩雑になりやすいという欠点があった。

(発明が解決しようとする課題)

以上述べたように従来のモノリシックマイク

ロ波移相器ではコントロール信号が1つである反面チップサイズが大きい、あるいはチップサイズが小さい反面、コントロール信号が2つ必要である等一長一短の感があった。

また、直列接続し、一方を入力端、他方を出力端とした複数のキャパシタと、前記入力端と出力端間に接続した第1のスイッチ素子と、前記キャパシタのそれぞれの接続点と接地間に接続したインダクタと、このインダクタと並列接続し、前記インダクタと共振する第2のキャパシタ及びこの第2のキャパシタと直列接続した第2のスイッチ素子とからなるキャパシタ回路と、前記第1のスイッチ素子及び第2のスイッチ素子を同時に制御するコントロール信号を供給する制御端子とを具備するモノリシックマイクロ波移相器を提供する。

(作 用)

本発明のモノリシックマイクロ波移相器では、スイッチ素子をオン状態とオフ状態に一つのコントロールにより同時に切換えることによりローパスフィルタ(またはハイパスフィルタ)と入出力短絡状態とに切換え、そのときの通過位相差によ

り所望の移相量を得るものである。

(実施例)

以下、本発明の一つの実施例を図面を参照して説明する。第1図は本発明のモノリシックマイクロ波移相器の一実施例を示す回路構成図であり、直列接続した集中定数素子のインダクタ(21a, 21b)の両端に第1のスイッチ素子としてスイッチ用FET22が接続され、このインダクタ(21a, 21b)のそれぞれの接続点と接地間にはキャパシタ23とインダクタ24が並列接続されている。また、インダクタ24には第2のスイッチ素子としてスイッチ用FET25が直列に接続されている。さらに、スイッチ用FET(22, 24)には同一の制御端子26から同一のコントロール信号が供給され、また、直列接続したインダクタ(21a, 21b)の一端が入力端子27、他端が出力端子28になっている。

ここで制御端子26に供給されたコントロール信号Qが“0”になったとき、スイッチ用FET(22, 24)はそれぞれオフ状態となり、上

記移相器は第2図(a)で示すようなローパスフィルタとなり、これが移相器の基準状態を構成する。

つぎにコントロール信号Qが“1”になったときスイッチ用FET(22, 24)はそれぞれオン状態となり、これによりインダクタ(11a, 11b)はスイッチ用FET22により短絡され、インダクタ24を所望周波数f。でキャパシタ23と並列共振するように選ぶことにより、上記移相器は第2図(b)で示すような入出力短絡回路となり、これが移相器の移相状態を構成する。

つまり基準状態においてローパスフィルタがf。で遅延回路を構成するようにインダクタL、キャパシタCの値を

$$R \approx \sqrt{L/C} \cdot \cos(\theta/2)$$

θ ; ローパスフィルタの通過位相

R ; ローパスフィルタの終端条件

を満足するように設定すれば、移相量①はほぼ

$$\textcircled{1} \approx 2\pi f \cdot \sqrt{LC}$$

で表わされる。

また、FET22のゲート幅等の諸元はローパスフィルタの挿入損と移相状態での挿入損が等しくなる様に選べば良い。このように本移相器では集中定数素子を用いるためチップサイズが小形で、コントロール信号が1つで良い移相器を実現することができる。

ところで本実施例では一段T型のローパスフィルタを用いて説明したが、第3図に示すように、3つのインダクタ(31a, 31b, 31c)を直列に接続し、その接続点と接地間に並列接続したキャパシタ33とインダクタ34から構成される多段のローパスフィルタを用いて構成することもできる。

また、第4図に示すように、インダクタ41の両端にそれぞれ接地間に並列接続したキャパシタ43とインダクタ44から構成される π 形ローパスフィルタを用いて構成することもできる。

さらに、ローパスフィルタのかわりにハイパスフィルタを使用しても本発明の位相器を構成することができる。例えば、第5図に示すように直列

に接続したキャパシタ(51a, 51b)の両端にスイッチ用FET52を接続し、キャパシタ(51a, 51b)のそれぞれの接続点と接地間に並列接続したインダクタ53とキャパシタ54を接続する。また、キャパシタ54にスイッチ用FET55を接続し、2つのスイッチ用FET(52, 55)にそれぞれ同一の制御端子56が接続される。さらに、直列接続したキャパシタ(51a, 51b)の一端を入力端子57、他端を出力端子58にしてT形タイプの位相器が構成される。

上記構成の位相器では、制御端子に供給されるコントロール信号Qが“1”のときにはFET(52, 55)がそれぞれオン状態となり、この場合移相器の基準状態を構成し、コントロール信号Qが“0”のときにはFET(52, 55)がそれぞれオフ状態になり、この場合移相器の移相状態を構成する。

また、第6図に示すようにキャパシタ61の両端にそれぞれ接地間に並列接続したインダクタ

63とキャパシタ64から構成される π 形ローパスフィルタを用いて位相器を構成することもできる。

また、上記のハイパスフィルタ形の移相器も多段構成をとっても同様の結果を得るのは明らかである。

さらに上記実施例では、スイッチ素子としてFETを使用しているが、ダイオードを使用してもよい。

〔発明の効果〕

以上述べたように本発明では、1つのコントロール信号でスイッチ素子を切換えて移相量を変化させるので、チップサイズの小型のモノリシクマイクロ波移相器を提供することができる。

4. 図面の簡単な説明

第1図は、本発明によるモノリシクマイクロ波移相器の一実施例を示す回路図、第2図(a)及び第2図(b)は第1図のモノリシクマイクロ波移相器の動作を示す図、第3図乃至第6図は本発明の他の実施例を示す回路図、第7図

及び第8図は、従来のモノリシクマイクロ波移相器を示す回路図である。

21a, 21b, 24, 53…インダクタ

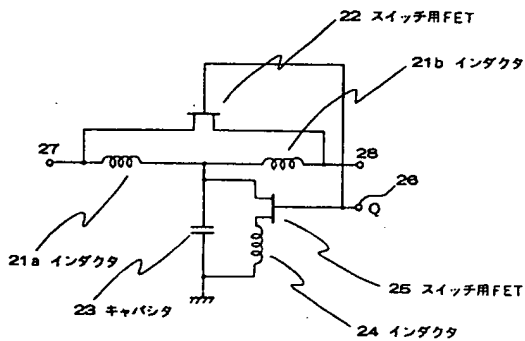
22, 25, 52, 55…スイッチ用FET

23, 51a, 51b, 54…キャパシタ

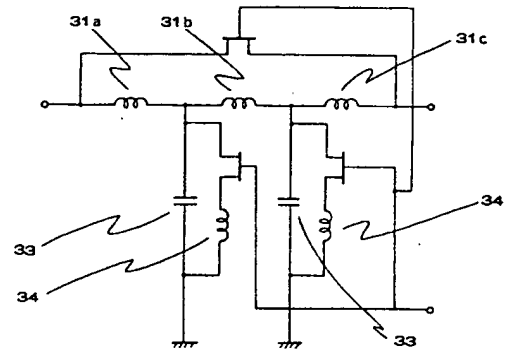
26, 56…コントロール信号

代理人 弁理士 則 近 憲 佑

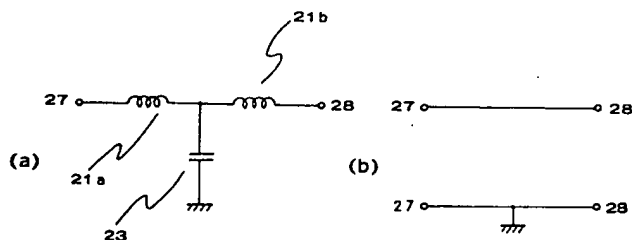
同 山 下 一



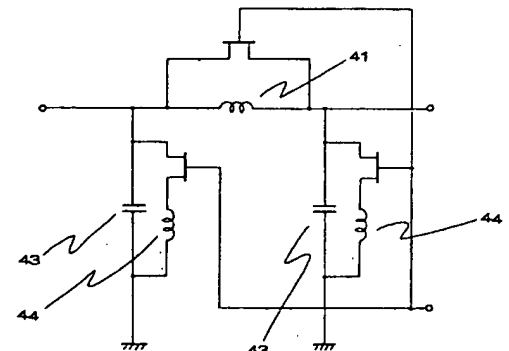
第 1 図



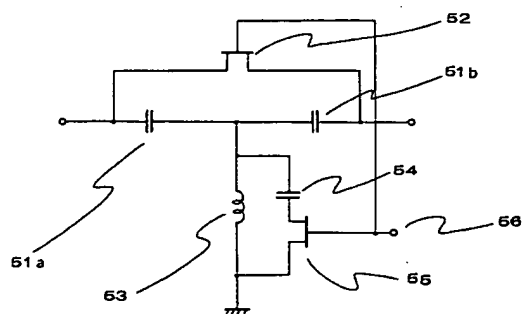
第 3 図



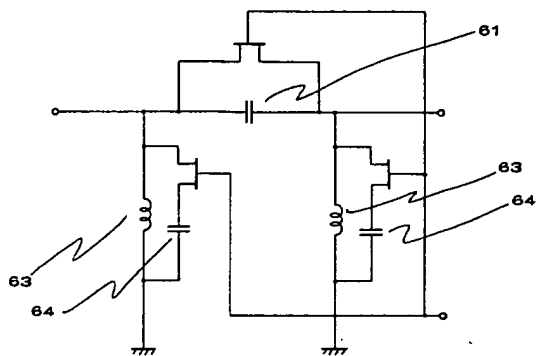
第 2 図



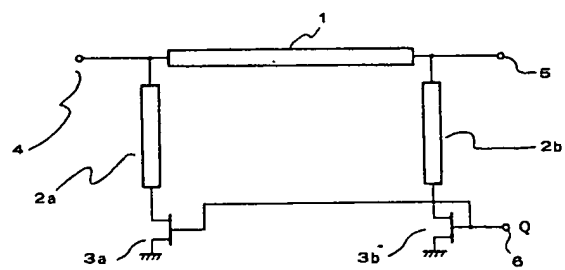
第 4 図



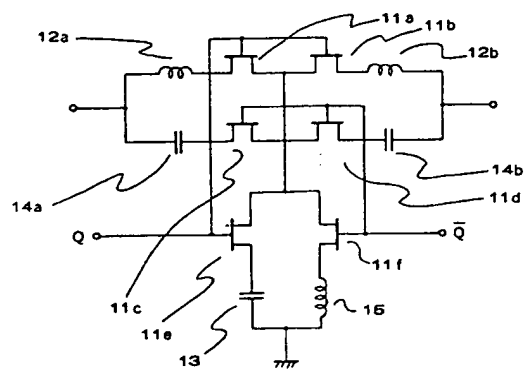
第 5 図



第 6 図



第 7 図



第 8 図